

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-183082

(P2000-183082A)

(43)公開日 平成12年6月30日(2000.6.30)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーム(参考)
H 0 1 L 21/56		H 0 1 L 21/56	E 5 F 0 4 4
21/60	3 1 1	21/60	3 1 1 S 5 F 0 6 1
25/04		25/04	Z
25/18			

審査請求 未請求 請求項の数9 O L (全 11 頁)

(21)出願番号 特願平10-360225

(22)出願日 平成10年12月18日(1998.12.18)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 吉川 泰弘

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体事業本部内

(72)発明者 小山 宏

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体事業本部内

(74)代理人 100080001

弁理士 筒井 大和

Fターム(参考) 5F044 KK27 LL01 RR01 RR18 RR19

5F061 AA01 BA03 CA04 FA06

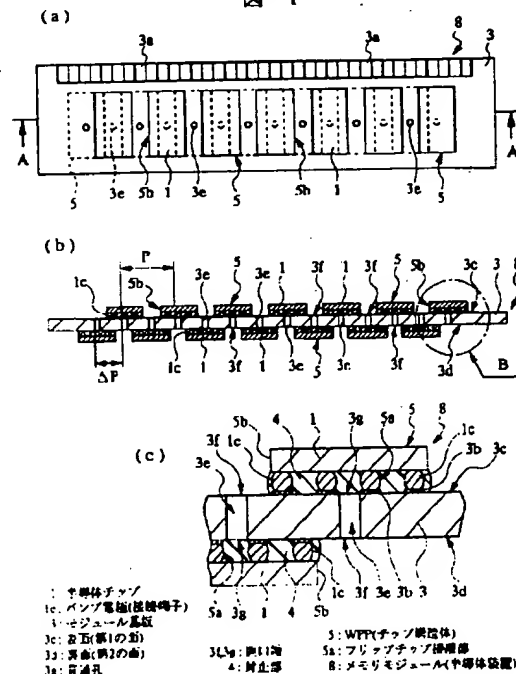
(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】 チップ構造体を表裏両面に実装する半導体装置において量産性を向上してコストを低減するとともに、信頼性の向上を図る。

【解決手段】 各々に半導体チップ1を備えかつ半導体チップ1とこれのパッドに電気的に接続するバンプ電極とを備えた14個のWPP5と、表面3cおよび裏面3dに7個ずつWPP5を支持しかつ一方の開口端3fが表面3cまたは裏面3dに露出するとともに、他方の開口端3gがWPP5のフリップチップ接続部5aに配置された14個の貫通孔3eを備えるモジュール基板3と、14個のWPP5のそれぞれのフリップチップ接続部5aを樹脂封止する封止部4とからなり、樹脂封止の際に各々のWPP5のフリップチップ接続部5aに対してその反対側の露出した開口端3fから貫通孔3eを介して封止用樹脂を供給してアンダーフィル封止を行う。

図 1



## 【特許請求の範囲】

【請求項1】 それぞれに半導体チップを備えた複数のチップ構造体と、

第1およびその反対側の第2の面に複数の前記チップ構造体をフリップチップ接続によって支持し、一方の開口端が前記第1または第2の何れかの面に露出し他方の開口端が前記チップ構造体のフリップチップ接続部に配置された複数の貫通孔を備えるモジュール基板と、  
複数の前記チップ構造体のそれぞれの前記フリップチップ接続部を樹脂封止する封止部とを有し、

前記樹脂封止の際に各々の前記チップ構造体の前記フリップチップ接続部に対してその反対側の前記開口端から前記貫通孔を介して封止用樹脂の供給が行われることを特徴とする半導体装置。

【請求項2】 請求項1記載の半導体装置であって、前記モジュール基板の前記第1の面に実装された前記チップ構造体の一部と、前記第2の面に実装された前記チップ構造体の一部とが、前記モジュール基板の前記第1および第2の面において重なって配置されていることを特徴とする半導体装置。

【請求項3】 請求項1または2記載の半導体装置であって、前記チップ構造体は、前記半導体チップの表面電極に電気的に接続する配線部とこれに電気的に接続する接続端子とが半導体ウェハの各チップ領域で形成された後、個々の前記チップ構造体に切断分離された構造体であることを特徴とする半導体装置。

【請求項4】 請求項3記載の半導体装置であって、各々の前記チップ構造体における前記半導体チップがメモリチップであり、前記接続端子がバンプ電極であることを特徴とする半導体装置。

【請求項5】 請求項1、2、3または4記載の半導体装置であって、前記貫通孔が前記チップ構造体のほぼ中央に対応して配置するように形成されていることを特徴とする半導体装置。

【請求項6】 それぞれに半導体チップを備えた複数のチップ構造体を準備する工程と、  
複数の貫通孔が設けられ、複数の前記チップ構造体をフリップチップ接続によって支持可能な第1およびその反対側の第2の面を備えたモジュール基板を準備する工程と、

前記貫通孔の一方の開口端が露出し、他方の開口端が前記チップ構造体のフリップチップ接続部に配置するように前記モジュール基板の前記第1および第2の面に複数の前記チップ構造体をフリップチップ接続によって実装する工程と、

前記第1または第2の何れか一方の面の複数の前記チップ構造体の前記フリップチップ接続部にその反対側の前記開口端から前記貫通孔を介して封止用樹脂を供給して、前記一方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止する工程と、

前記一方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止した後、前記第1または第2の何れか他方の面の複数の前記チップ構造体の前記フリップチップ接続部にその反対側の前記開口端から前記貫通孔を介して封止用樹脂を供給して、前記他方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止する工程とを有することを特徴とする半導体装置の製造方法。

【請求項7】 請求項6記載の半導体装置の製造方法であって、前記樹脂封止を行う際に、前記第1または第2の何れか一方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止した後、前記モジュール基板の前記第1の面と前記第2の面とを反転させ、その後、前記第1または第2の何れか他方の面の複数の前記チップ構造体の前記フリップチップ接続部を樹脂封止することを特徴とする半導体装置の製造方法。

【請求項8】 請求項6または7記載の半導体装置の製造方法であって、前記チップ構造体を前記モジュール基板に実装した際に前記チップ構造体のほぼ中央に対応して配置するように前記貫通孔が設けられた前記モジュール基板を用い、樹脂封止時に、前記貫通孔を介して前記チップ構造体の前記フリップチップ接続部のほぼ中央から封止用樹脂を拡散させることを特徴とする半導体装置の製造方法。

【請求項9】 請求項6、7または8記載の半導体装置の製造方法であって、樹脂封止時に、前記貫通孔の露出した開口端から封止用樹脂を吐出させるノズルを差し込み、その後、圧力を掛けた封止用樹脂を前記ノズルを介して前記チップ構造体の前記フリップチップ接続部に供給することを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体製造技術に関し、特に、メモリモジュールの量産性および信頼性の向上に適用して有効な技術に関する。

【0002】

【従来の技術】以下に説明する技術は、本発明を研究、完成するに際し、本発明者によって検討されたものであり、その概要は次のとおりである。

【0003】複数の半導体チップ（チップ構造体）を搭載したモジュール製品の一例として、SIMM（Single In-line Memory Module）やDIMM（Dual In-line Memory Module）と呼ばれるメモリモジュールがある。

【0004】ここで、メモリモジュールは、半導体チップがメモリチップであり、パーソナルコンピュータ（以降、パソコンと略す）やワークステーションなどにおいて、使用メモリを増設する際に、パソコンやワークステーションが備えるマザーボードなどに搭載してメモリ容量を増やすものである。

【0005】なお、メモリモジュールには、メモリチップをバンプ電極を用いたフリップチップ接続によってモ

ジュール基板に直接実装する構造のものが、この場合、例えば、8個〜20個程度のメモリチップ（チップ構造体）がモジュール基板に実装され、その際、各々のメモリチップのフリップチップ接続部は比較的流動性の高い封止用樹脂によって樹脂封止される。

【0006】このようなメモリチップ（半導体チップ）とモジュール基板（チップ支持基板）との間のフリップチップ接続部の樹脂封止をアンダーフィル封止と呼ぶ。

【0007】なお、フリップチップ接続によってメモリチップが実装されるメモリモジュールには、メモリ容量を大幅に増加させるように、モジュール基板の両面に対向させてメモリチップを実装するものがある。

【0008】このチップ両面実装形のメモリモジュールでは、樹脂封止を行う際に、メモリチップの一方の側面上方から流動性の高い封止用樹脂を滴下し、この一方の側面からチップ裏面に封止用樹脂を周り込ませて、これにより、チップ裏面のフリップチップ接続部全体に封止用樹脂を拡散させている。

【0009】なお、SIMMなどのメモリモジュールについては、例えば、株式会社工業調査会、1993年9月1日発行、「電子材料9月号」、33〜39頁に記載されており、また、フリップチップ接続部に対してのアンダーフィル封止の方法については、例えば、特開平10-112481号公報に記載されている。

【0010】

【発明が解決しようとする課題】ところが、前記した技術のメモリモジュールのアンダーフィル封止では、メモリチップの一方の側面からチップ裏面に封止用樹脂を周り込ませているため、チップ裏面のフリップチップ接続部全体に封止用樹脂が行き渡るのには、非常に時間が係る。

【0011】したがって、アンダーフィル封止の作業性が悪いことが問題とされる。

【0012】さらに、アンダーフィル封止に時間が係るため、量産性が低下することが問題とされる。

【0013】また、メモリチップの一方の側面からチップ裏面に封止用樹脂を周り込ませているため、フリップチップ接続部において封止用樹脂が均等に供給されにくく、フリップチップ接続部の接続信頼性に問題を生じることがある。

【0014】そこで、フリップチップ接続部全体に封止用樹脂を均等に、かつ短時間で供給する方法が、特開平10-112481号公報に記載されている。

【0015】これは、モジュール基板に貫通孔を形成し、フリップチップ接続部に封止用樹脂を供給する際に、フリップチップ接続部にその反対側から貫通孔を介して半導体チップのほぼ中央付近に封止用樹脂を供給し、そこからフリップチップ接続部全体に封止用樹脂を拡散させていくものである。

【0016】しかし、この樹脂供給方法において、モジ

ジュール基板の両面に対向させてメモリチップを実装させるチップ両面実装形のメモリモジュールでは、メモリチップの反対側には同じようにメモリチップが実装されているため、特開平10-112481号公報に記載された樹脂供給方法が行えないことが問題となる。

【0017】本発明の目的は、チップ構造体を表裏両面に実装する半導体装置において量産性を向上してコストを低減するとともに、信頼性の向上を図る半導体装置およびその製造方法を提供することにある。

【0018】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0019】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0020】すなわち、本発明の半導体装置は、それぞれに半導体チップを備えた複数のチップ構造体と、第1およびその反対側の第2の面に複数の前記チップ構造体をフリップチップ接続によって支持し、一方の開口端が前記第1または第2の何れかの面に露出し他方の開口端が前記チップ構造体のフリップチップ接続部に配置された複数の貫通孔を備えるモジュール基板と、複数の前記チップ構造体のそれぞれの前記フリップチップ接続部を樹脂封止する封止部とを有し、前記樹脂封止の際に各々の前記チップ構造体の前記フリップチップ接続部に対してその反対側の前記開口端から前記貫通孔を介して封止用樹脂の供給が行われるものである。

【0021】これにより、貫通孔を介して封止用樹脂を直接フリップチップ接続部に供給できるため、封止用樹脂をフリップチップ接続部全体に行き渡らせるのに費やす時間を短縮できる。

【0022】その結果、チップ両面実装形の半導体装置（モジュール製品）におけるアンダーフィル封止の作業性を向上でき、これにより、チップ両面実装形の半導体装置における量産性も向上できる。

【0023】また、本発明の半導体装置の製造方法は、それぞれに半導体チップを備えた複数のチップ構造体を準備する工程と、複数の貫通孔が設けられ、複数の前記チップ構造体をフリップチップ接続によって支持可能な第1およびその反対側の第2の面を備えたモジュール基板を準備する工程と、前記貫通孔の一方の開口端が露出し、他方の開口端が前記チップ構造体のフリップチップ接続部に配置するように前記モジュール基板の前記第1および第2の面に複数の前記チップ構造体をフリップチップ接続によって実装する工程と、前記第1または第2の何れか一方の面の複数の前記チップ構造体の前記フリップチップ接続部にその反対側の前記開口端から前記貫通孔を介して封止用樹脂を供給して、前記一方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止

する工程と、前記一方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止した後、前記第1または第2の何れか他方の面の複数の前記チップ構造体の前記フリップチップ接続部にその反対側の前記開口端から前記貫通孔を介して封止用樹脂を供給して、前記他方の面の前記チップ構造体の前記フリップチップ接続部を樹脂封止する工程とを有するものである。

【0024】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0025】図1は本発明の半導体装置の実施の形態の一例であるメモリモジュールの構造を示す図であり、

(a)は平面図、(b)は(a)のA-A断面を示す断面図、(c)は(b)の断面図に示すB部の部分拡大断面図、図2は図1に示すメモリモジュールに用いられるウェハプロセスパッケージ(チップ構造体)の構造の一例を示す図であり、(a)は部分拡大断面図、(b)は部分拡大平面図、図3は図2に示すウェハプロセスパッケージに用いられる半導体ウェハの構造の一例を示す拡大部分平面図、図4は図1に示すメモリモジュールに用いられるモジュール基板の構造の一例を示す平面図、図5は本発明の半導体装置の製造方法におけるウェハプロセスパッケージ(チップ構造体)のモジュール基板への実装手順の一例を示すステップ図、図6は本発明の半導体装置の製造方法におけるアンダーフィル封止時の樹脂供給状態の一例を示す拡大部分断面図である。

【0026】図1に示す本実施の形態の半導体装置は、それぞれに半導体集積回路が形成された複数の半導体チップ1を有するモジュール製品であり、前記半導体装置の一例として、半導体チップ1がメモリチップであるメモリモジュール8の場合について説明する。

【0027】なお、メモリモジュール8は、パソコンやワークステーションなどにおいて、使用メモリを増設する目的で、複数のチップ構造体(前記メモリチップそのもの、もしくは前記メモリチップを有した構造体)を実装してメモリ容量を増やすものである。

【0028】本実施の形態のメモリモジュール8は、そのモジュール基板3の表裏両面に複数の前記チップ構造体がそれぞれフリップチップ接続によって実装されているものである。

【0029】さらに、本実施の形態において、メモリモジュール8に用いるチップ構造体は、半導体チップ1のパッド1a(表面電極)に電気的に接続する配線部1b(図2(a)、(b)参照)とこれに電気的に接続するバンパ電極1c(接続端子)とを、図3に示すようなダイシング前の半導体ウェハ2の各チップ領域2aで形成した後、個々の前記チップ構造体に切断分離して取得したものである。

【0030】本実施の形態では、半導体チップ1(メモリチップ)を備えた前記チップ構造体をウェハプロセス

パッケージ(以降、WPPと略す)5と呼ぶことにし、以降前記チップ構造体がWPP5の場合について説明する。

【0031】ただし、前記チップ構造体は、前記ウェハプロセスパッケージに限らず、ダイシング後に半導体チップ1にバンパ電極1cを形成したベアチップ実装用の半導体チップ製品などであってもよい。

【0032】ここで、メモリモジュール8の構成について説明すると、それぞれに半導体チップ1を備え、かつ半導体チップ1とこれのパッド1a(表面電極)に電気的に接続するバンパ電極1c(接続端子)とを備えた複数(本実施の形態では14個)のチップ構造体であるWPP5と、表面3c(第1の面)およびその反対側の裏面3d(第2の面)に7個ずつWPP5を支持し、かつ一方の開口端3fが表面3cまたは裏面3dに露出するとともに、他方の開口端3gがWPP5のフリップチップ接続部5aに配置された14個の貫通孔3eを備えるモジュール基板3と、14個のWPP5のそれぞれのフリップチップ接続部5aを樹脂封止する封止部4とからなり、樹脂封止の際に各々のWPP5のフリップチップ接続部5aに対してその反対側の露出した開口端3fから貫通孔3eを介して封止用樹脂6(図6参照)の供給が行われるものである。

【0033】さらに、本実施の形態におけるメモリモジュール8は、モジュール基板3の表面3cに実装されたWPP5の一部とその裏面3dに実装されたWPP5の一部とが、モジュール基板3の表面3cおよび裏面3dにおいて重なって配置されている。

【0034】つまり、図1(b)に示すように、モジュール基板3の表面3cおよび裏面3dのWPP5がそれぞれ取り付けピッチP(例えば、10~20mm程度)で、かつ表面3cと裏面3dとで前記ピッチPの1/2程度の $\Delta P$ だけずらして実装されており、これにより、それぞれのWPP5の長手方向に直角な方向の両側の側部5bがモジュール基板3の表面3cおよび裏面3dにおいて重なって配置されている。

【0035】さらに、本実施の形態のメモリモジュール8では、貫通孔3eが、WPP5のほぼ中央に対応して配置するように形成されている。したがって、貫通孔3eも、前記 $\Delta P$ のピッチでモジュール基板3に設けられている。

【0036】その結果、図1(a)、(b)に示すように、モジュール基板3をその表面3c側から眺めた際には、WPP5と貫通孔3eの露出した開口端3fとが交互に前記 $\Delta P$ のピッチで配置された状態となる(裏面3d側から眺めた場合についても同様)。

【0037】なお、貫通孔3eは、その一方の開口端3fが露出していれば、必ずしもWPP5のほぼ中央に対応して配置するように形成されていなくてもよく、WPP5の中央より逸れた箇所に配置されていてもよい。

【0038】また、WPP5における接続端子は、例えば、はんだバンパや金バンパなどのバンパ電極1cであり、これは、半導体ウェハ状態において、蒸着などによって形成したものである。

【0039】さらに、図2(a)に示す配線部1bは、例えば、銅配線などであり、さらに、パッド1aはアルミニウムなどからなる半導体チップ1の表面電極である。

【0040】また、モジュール基板3には、図1(c)に示すように、搭載する14個のWPP5の配列に応じ10 て複数の電極3bと、この電極3bを介してWPP5のバンパ電極1cと電気的に接続して設けられた外部端子3a(図1参照)とが形成されている。この外部端子3aは、例えば、パーソナルコンピュータなどにモジュール基板3を取り付ける際に、パーソナルコンピュータの本体のポート部などに差し込んで、パーソナルコンピュータと電気的に接続するものである。

【0041】なお、モジュール基板3には、その表裏両面において所定の間隔(ピッチP)でWPP5が1列に並んで取り付けられており、1つ1つのWPP5に対応20 するように14個の貫通孔3eが形成されている(図4参照)。

【0042】ここで、貫通孔3eは、モジュール基板3のベース基板に単に孔のみが形成されたものであってもよく、あるいは、配線層によって覆われた(配線用に形成された)孔を用いてもよい。

【0043】なお、モジュール基板3の大きさは、例えば、130mm×25mm程度のものであるが、モジュール基板3の大きさについては、前記サイズに限定されるものではなく、搭載するチップ構造体(WPP5)の30 大きさや数に応じて種々変更可能である。

【0044】また、封止部4は、例えば、比較的流動性の高いエポキシ系の熱硬化性の封止用樹脂6(図6参照)などを用いてそれぞれのWPP5のフリップチップ接続部5aを封止して形成したものであり、樹脂封止の際には、それぞれのWPP5のフリップチップ接続部5aに対してその反対側の露出した開口端3fから貫通孔3eを介して封止用樹脂6を塗布し、それぞれのWPP5のフリップチップ接続部5a全体に封止用樹脂6を拡散させて形成したものである。

【0045】なお、このフリップチップ接続部5aの樹脂封止をアンダーフィル封止ともいう。

【0046】また、モジュール基板3の表面3cまたは裏面3dにおいて7個のWPP5を実装する際には、リフロー(一括リフロー)などにより、それぞれ片方の面ごとに7個のWPP5を一括してモジュール基板3に実装する。

【0047】次に、本実施の形態のメモリモジュール8(半導体装置)の製造方法を図5に示すWPP5の実装のステップ図に基づいて説明する。

【0048】まず、半導体チップ1とこれのパッド1aに電気的に接続するバンパ電極1cとを備えた複数(本実施の形態では、14個)のチップ構造体であるWPP5を準備する。

【0049】なお、本実施の形態のチップ構造体は、WPP5であるため、このWPP5を準備する際に、半導体チップ1のパッド1aに電気的に接続する配線部1bとこれに電気的に接続するバンパ電極1cとを、図3に示すように、半導体ウェハ2の各チップ領域2aで形成した後、個々のWPP5に切断分離してWPP5を準備する。

【0050】すなわち、ダイシング前の半導体ウェハ2において、半導体集積回路形成後、成膜技術により、銅などからなる配線部1bをパッド1aに電気的に接続させて形成する。

【0051】さらに、蒸着などにより、この配線部1bと電気的に接続させてはんだなどからなるバンパ電極1cを形成する。

【0052】これにより、図3に示すように、半導体ウェハ2の状態において各チップ領域2aに、配線部1bとバンパ電極1cとを形成することができる。

【0053】なお、本実施の形態の半導体チップ1は、メモリチップである。

【0054】その後、半導体ウェハ2のダイシングを行い、図5に示すステップS1に示すように、個々のWPP5(チップ構造体)に分離して14個のWPP5を取得する。

【0055】一方、複数の外部端子3aおよび14個の貫通孔3eが設けられ、かつ14個のWPP5を表面3c(第1の面)と裏面3d(第2の面)とに7個ずつフリップチップ接続によって支持可能な図4に示すモジュール基板3を準備する。

【0056】ここでは、WPP5をモジュール基板3に実装した際にWPP5のほぼ中央に対応して配置するように貫通孔3eが設けられたモジュール基板3を用いる。

【0057】すなわち、 $\Delta P$ のピッチ(間隔)で14個の貫通孔3eが設けられたモジュール基板3を準備する。

40 【0058】続いて、図5に示すステップS2のように、モジュール基板3を供給し、その後、モジュール基板3の表面3cと裏面3dとにWPP5を実装する(ステップS3)。

【0059】その際、貫通孔3eの一方の開口端3fが露出し、かつ他方の開口端3gがWPP5のフリップチップ接続部5aに配置するように、モジュール基板3の表面3cおよび裏面3dに片方の面ごとにかつ7個ずつWPP5をフリップチップ接続によって実装する。

50 【0060】ここでは、モジュール基板3の表面(第1の面)3c側からフリップチップ接続によるWPP5の

実装を行う。

【0061】まず、モジュール基板3の表面3c側を上方に向け、貫通孔3e1個おきにこの貫通孔3e上に7個のWPP5をそれぞれバンパ電極1cを下方に向けて配置する。

【0062】その際、WPP5のほぼ中央に貫通孔3eが対応して配置するように、例えば、フラックスなどを用いてそれぞれのWPP5をモジュール基板3上に仮固定する。

【0063】その後、リフロー炉などを通して7個のWPP5を一括リフローする。

【0064】この時、それぞれのWPP5は、はんだのバンパ電極1cのアライメントによりモジュール基板3との間で位置決めされる。

【0065】その後、冷却することにより、モジュール基板3の表面3c側の7個のWPP5の実装を終える。

【0066】すなわち、この状態で、モジュール基板3の表面3c側にはWPP5が、貫通孔3eの1個おきにこの貫通孔3e上に配置されたことになる。その際、貫通孔3eはΔPのピッチで設けられ、かつ、7個のWPP5が、貫通孔3eの1個おきにこの貫通孔3e上に配置されているため、ΔPのほぼ2倍がPとなり、その結果、モジュール基板3の表面3cに取り付けピッチPによって7個のWPP5が実装されたことになる。

【0067】その際、WPP5のほぼ中央に貫通孔3eが配置されている。

【0068】続いて、モジュール基板3の表裏面を反転させ、その裏面3d側を上方に向ける。

【0069】その後、モジュール基板3の裏面3d側において、表面3c側でWPP5を実装した貫通孔3eの隣の貫通孔3eに対して、表面3c側の場合と同様に貫通孔3e1個おきにこの貫通孔3e上に7個のWPP5をそれぞれバンパ電極1cを下方に向けて配置する。

【0070】その際、表面3c側の場合と同様に、WPP5のほぼ中央に貫通孔3eが対応して配置するように、例えば、フラックスなどを用いてそれぞれのWPP5をモジュール基板3上に仮固定する。

【0071】その後、リフロー炉などを通して7個のWPP5を一括リフローする。

【0072】この時、それぞれのWPP5は、はんだのバンパ電極1cのアライメントによりモジュール基板3との間で位置決めされる。

【0073】続いて、冷却することにより、モジュール基板3の裏面3d側の7個のWPP5の実装を終える。

【0074】その結果、モジュール基板3の表面3cおよび裏面3dにおいて、WPP5がそれぞれ取り付けピッチP（例えば、10～20mm程度）で、かつ表面3cと裏面3dとで前記ピッチPの1～2程度のΔPだけずらした状態で実装されたことになり、これにより、それぞれのWPP5の長手方向に直角な方向の両側の側部

5bがモジュール基板3の表面3cおよび裏面3dにおいて重なって配置されている。

【0075】さらに、それぞれの貫通孔3eが、WPP5のほぼ中央に対応して配置され、その際、一方の開口端3fが露出し、かつ他方の開口端3gがそれぞれのWPP5のフリップチップ接続部5aのほぼ中央に配置されている。

【0076】その後、それぞれのWPP5のフリップチップ接続部5aの樹脂封止、すなわちアンダーフィル封止を行う。

【0077】まず、モジュール基板3の表面3c側に搭載された7個のWPP5のフリップチップ接続部5aにその反対側すなわち露出した開口端3fから貫通孔3eを介して封止用樹脂6を供給し、これにより、図5に示すステップS4のように、表面3c側のWPP5のフリップチップ接続部5aをアンダーフィル封止する。

【0078】その際、本実施の形態では、図6に示すように、モジュール基板3の裏面3d側を上方に向け、上向きに露出した開口端3fから封止用樹脂6を吐出させるノズル7を上方から貫通孔3eに差し込み、その後、圧力を掛けた封止用樹脂6をノズル7を介してWPP5（チップ構造体）のフリップチップ接続部5aに供給してアンダーフィル封止を行う。

【0079】つまり、表面3c側のフリップチップ接続部5aを樹脂封止する場合、裏面3d側に露出した開口端3fにその上方から封止用樹脂6供給用のノズル7を差し込み、このノズル7を介して封止用樹脂6に所定の圧力を掛けてフリップチップ接続部5aに封止用樹脂6を供給する。

【0080】なお、貫通孔3eは、それぞれのWPP5のフリップチップ接続部5aに対してほぼ中央に配置されているため、樹脂封止時にノズル7を介して封止用樹脂6を加圧してフリップチップ接続部5aに供給した際には、フリップチップ接続部5aのほぼ中央からその外周全域に向けて封止用樹脂6を拡散させることができる。

【0081】同様の手順で、モジュール基板3の表面3c側の7個全てのWPP5に対して樹脂供給を行った後、熱硬化などにより封止用樹脂6を硬化させて、表面3c側のフリップチップ接続部5aのアンダーフィル封止を終える。

【0082】その後、図5に示すステップS5のように、モジュール基板3の表面3cと裏面3dとを反転させて、表面3c側を上方に向け、これにより、裏面3d側に実装された7個のWPP5のフリップチップ接続部5aの樹脂封止すなわちアンダーフィル封止を行う（ステップS6）。

【0083】なお、裏面3dのアンダーフィル封止についても、表面3c側の場合と同様に、それぞれのフリップチップ接続部5aに対してその反対側（表面3c側）

に露出した開口端3fにその上方から封止用樹脂6供給用のノズル7を差し込み、このノズル7を介して封止用樹脂6に所定の圧力を掛けてフリップチップ接続部5aに封止用樹脂6を供給する。

【0084】また、表面3c側の場合と同様、貫通孔3eは、それぞれのWPP5のフリップチップ接続部5aに対してほぼ中央に配置されているため、樹脂封止時にノズル7を介して封止用樹脂6を加圧してフリップチップ接続部5aに供給した際には、フリップチップ接続部5aのほぼ中央からその外周全域に向けて封止用樹脂6を拡散させることができる。

【0085】同様の手順で、モジュール基板3の裏面3d側の7個全てのWPP5に対して樹脂供給を行った後、熱硬化などにより封止用樹脂6を硬化させて、裏面3d側のフリップチップ接続部5aのアンダーフィル封止を終える。

【0086】その後、所定の検査などを行って、図1に示すような表裏両面にチップ構造体であるWPP5を搭載したメモリモジュール8（半導体装置）の組み立てを終了する。

【0087】本実施の形態のメモリモジュール（半導体装置）およびその製造方法によれば、以下のような作用効果が得られる。

【0088】すなわち、モジュール基板3にWPP5（チップ構造体）を実装した際に、モジュール基板3に設けられた14個の貫通孔3eが、その一方の開口端3fが表面3c（第1の面）または裏面3d（第2の面）の何れかに露出し、他方の開口端3gがWPP5のフリップチップ接続部5aに配置されるため、フリップチップ接続部5aを樹脂封止する（アンダーフィル封止する）際に、その反対側の露出した開口端3fから貫通孔3eを介して封止用樹脂6を直接フリップチップ接続部5aに供給できる。

【0089】したがって、WPP5をモジュール基板3の表裏両面に実装したメモリモジュール8（半導体装置）においてもモジュール基板3に設けられた貫通孔3eを用いてWPP5のフリップチップ接続部5aを樹脂封止（アンダーフィル封止）することが可能になる。

【0090】さらに、WPP5の側面から封止用樹脂6を供給する方法と比較して、貫通孔3eを介して、封止用樹脂6を直接フリップチップ接続部5aに供給できるため、封止用樹脂6をフリップチップ接続部5a全体に行き渡らせるのに費やす時間を短縮できる。

【0091】これにより、WPP5を表裏両面に実装するメモリモジュール8（半導体装置）などのモジュール製品におけるアンダーフィル封止の作業性の向上を図ることができる。

【0092】その結果、WPP5両面実装形のメモリモジュール8における量産性も向上できる。

【0093】さらに、メモリモジュール8における量産

性向上を図ることができるため、メモリモジュール8における製造コストを低減できる。

【0094】また、モジュール基板3の貫通孔3eが、WPP5のほぼ中央に対応して配置するように形成されていることにより、フリップチップ接続部5aのほぼ中央から封止用樹脂6を拡散させることができる。

【0095】これにより、封止用樹脂6をフリップチップ接続部5a全体に行き渡らせるのに費やす時間をさらに短縮でき、その結果、WPP5両面実装形のメモリモジュール8におけるアンダーフィル封止の作業性をさらに向上できる。

【0096】また、貫通孔3eが、WPP5のほぼ中央に対応して配置するように形成されていることにより、フリップチップ接続部5aのほぼ中央から封止用樹脂6を拡散させることができ、その結果、フリップチップ接続部5aにおける封止用樹脂6の拡散のばらつきを低減できる。

【0097】したがって、フリップチップ接続部5a全体にほぼ均等に封止用樹脂6を拡散させることができ、これにより、高品質なアンダーフィル封止を行うことができる。

【0098】その結果、WPP5両面実装形のメモリモジュール8におけるフリップチップ接続部5aの接続信頼性を向上できる。

【0099】また、樹脂封止時に、モジュール基板3の貫通孔3eの露出した開口端3fから封止用樹脂6を吐出させるノズル7を差し込み、その後、このノズル7を介して封止用樹脂6に圧力を掛けてフリップチップ接続部5aに供給することにより、フリップチップ接続部5aにおける封止用樹脂6の拡散時間を大幅に短縮できる。

【0100】これにより、WPP5両面実装形のメモリモジュール8におけるアンダーフィル封止の作業性をさらに向上でき、その結果、量産性もさらに向上できる。

【0101】また、本実施の形態のように、半導体チップ1がメモリチップであり、これにより、半導体装置がメモリモジュール8である場合には、メモリモジュール8のニーズは多いため、量産性向上によるメモリモジュール8のコスト低減効果をさらに大きくすることができる。

【0102】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0103】例えば、前記実施の形態では、チップ構造体であるWPP5が、モジュール基板3の表裏両面において所定の間隔（ヒッチP）で1列に並んで設けられている場合を説明したが、メモリモジュール8は、そのメモリ容量を増やすために、モジュール基板3上に2列に



搭載してもよい。

【0104】ここで、図7(a)、(b)、(c)に示す他の実施の形態のメモリモジュール8は、図1に示す前記実施の形態のメモリモジュール8と同じ大きさのモジュール基板3および同じ大きさのWPP5を用いたものであり、WPP5のモジュール基板3への実装向きを90°変え、かつ2列配置で片面10個ずつ合計20個のWPP5を表裏両面に実装したメモリモジュール8(半導体装置)である。

【0105】その際、図7に示すメモリモジュール8では、同列における隣あったWPP5の取り付けピッチをピッチP(図1に示すメモリモジュール8の場合の取り付けピッチ)より大きなピッチLとし、WPP5がモジュール基板3の表面3c側と裏面3d側とで、図7(b)に示すように、ΔLだけずらして実装されている。

【0106】なお、図7に示すメモリモジュール8においても、図1に示したメモリモジュール8のアンダーフィル封止の方法と同じ方法を用いて樹脂封止すなわちアンダーフィル封止を行うことができ、したがって、前記実施の形態で説明した作用効果と同様の作用効果を得ることができ、これに加えて、実装されるWPP5の数を6個増加できるため、メモリモジュール8におけるメモリ容量を大幅に増加させることができる。

【0107】また、前記実施の形態および前記他の実施の形態においては、チップ構造体(WPP5)1個あたりに貫通孔3eが1つ形成されている場合を説明したが、貫通孔3eは、前記チップ構造体1個あたりに複数設けられていてもよい。

【0108】これにより、アンダーフィル封止にかかる時間を短縮することができるとともに、フリップチップ接続部5a全体にほぼ均一に封止用樹脂6を供給することが可能になる。

【0109】また、前記実施の形態では、モジュール基板3の第1の面を表面3cとし、第2の面を裏面3dとしたが、両者の関係はその反対であってもよい。

【0110】すなわち、第1の面を裏面3dとして、第2の面を表面3cとしてもよい。

【0111】また、モジュール基板3に実装するチップ構造体(WPP5)の数は、14個や20個以外の複数個であってもよく、モジュール基板3の表裏両面にそれぞれ複数の前記チップ構造体を実装する半導体装置であれば、その実装数は、特に限定されるものではない。

【0112】さらに、モジュール基板3に設けられる貫通孔3eの数も、前記チップ構造体の実装数と同じであることに限定されるものではなく、前記チップ構造体の実装数以上設けられていてもよい。

【0113】また、前記実施の形態および前記他の実施の形態では、半導体チップ1がメモリチップの場合について説明したが、前記半導体チップ1は、その内部にマ

イコン領域やメモリ領域が形成されたシステムチップであってもよく、また、両者の組み合わせであってもよい。

【0114】さらに、前記実施の形態および前記他の実施の形態では、半導体装置がメモリモジュール8の場合について説明したが、前記半導体装置は、メモリモジュール8に限定することなく、半導体チップ1を備えたチップ構造体をモジュール基板3の表裏両面にフリップチップ接続によって実装し、かつそれぞれのフリップチップ接続部5aをアンダーフィル封止するものであれば、マイコンチップやメモリチップなどの複数種類の半導体チップ1を有したMCM(Multi-Chip-Module)などであってもよい。

【0115】

【発明の効果】本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0116】(1)、モジュール基板に複数の貫通孔が設けられたことにより、チップ両面実装の半導体装置のフリップチップ接続部を樹脂封止(アンダーフィル封止)する際に、露出した開口端から貫通孔を介して封止用樹脂を直接フリップチップ接続部に供給できる。その結果、封止用樹脂をフリップチップ接続部全体に行き渡らせるのに費やす時間を短縮できる。これにより、チップ両面実装形の半導体装置(モジュール製品)におけるアンダーフィル封止の作業性を向上できる。

【0117】(2)、前記(1)により、チップ両面実装形の半導体装置における量産性も向上できる。

【0118】(3)、半導体装置における量産性向上を図ることができるため、半導体装置における製造コストを低減できる。

【0119】(4)、モジュール基板の貫通孔がチップ構造体のほぼ中央に対応して配置するように形成されていることにより、フリップチップ接続部のほぼ中央から封止用樹脂を拡散させることができ、その結果、フリップチップ接続部における封止用樹脂の拡散のばらつきを低減できる。したがって、高品質なアンダーフィル封止を行うことができる。その結果、チップ両面実装形の半導体装置におけるフリップチップ接続部の接続信頼性を向上できる。

【0120】(5)、樹脂封止時に、貫通孔の露出した開口端から封止用樹脂を吐出させるノズルを差し込み、その後、このノズルを介して封止用樹脂に圧力を掛けてフリップチップ接続部に供給することにより、封止用樹脂の拡散時間を大幅に短縮できる。これにより、チップ両面実装形の半導体装置におけるアンダーフィル封止の作業性をさらに向上できる。

【図面の簡単な説明】

【図1】(a)、(b)、(c)は本発明の半導体装置の実施の形態の一例であるメモリモジュールの構造を示す図



であり、(a)は平面図、(b)は(a)のA-A断面を示す断面図、(c)は(b)の断面図に示すB部の部分拡大断面図である。

【図2】(a)、(b)は図1に示すメモリモジュールに用いられるウェハプロセスパッケージ(チップ構造体)の構造の一例を示す図であり、(a)は部分拡大断面図、(b)は部分拡大平面図である。

【図3】図2に示すウェハプロセスパッケージに用いられる半導体ウェハの構造の一例を示す拡大部分平面図である。

【図4】図1に示すメモリモジュールに用いられるモジュール基板の構造の一例を示す平面図である。

【図5】本発明の半導体装置の製造方法におけるウェハプロセスパッケージ(チップ構造体)のモジュール基板への実装手順の一例を示すステップ図である。

【図6】本発明の半導体装置の製造方法におけるアンダーフィル封止時の樹脂供給状態の一例を示す拡大部分断面図である。

【図7】(a)、(b)、(c)は本発明の他の実施の形態の半導体装置であるメモリモジュールの構造を示す図であり、(a)は平面図、(b)は(a)のC-C断面を示す断面図、(c)は(b)の断面図に示すD部の部分

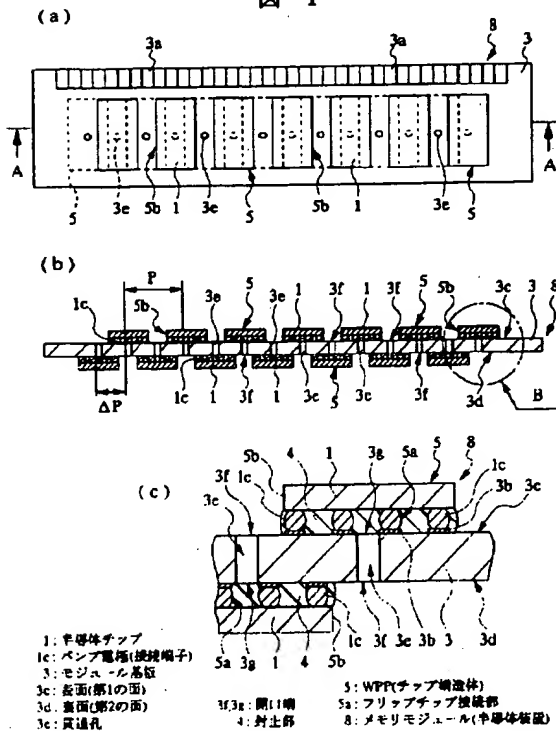
拡大断面図である。

【符号の説明】

- 1 半導体チップ
- 1a パッド(表面電極)
- 1b 配線部
- 1c バンプ電極(接続端子)
- 2 半導体ウェハ
- 2a チップ領域
- 3 モジュール基板
- 3a 外部端子
- 3b 電極
- 3c 表面(第1の面)
- 3d 裏面(第2の面)
- 3e 貫通孔
- 3f, 3g 開口端
- 4 封止部
- 5 WPP(チップ構造体)
- 5a フリップチップ接続部
- 5b 側部
- 6 封止用樹脂
- 7 ノズル
- 8 メモリモジュール(半導体装置)

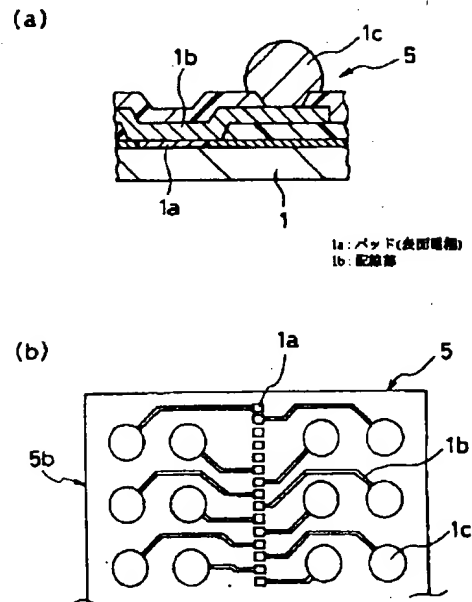
【図1】

図 1



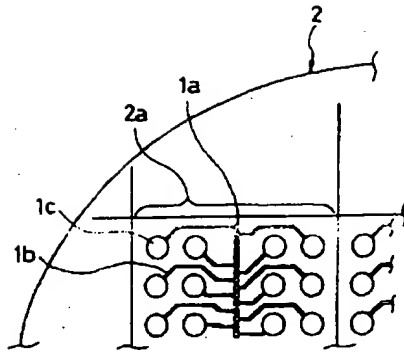
【図2】

図 2



【図3】

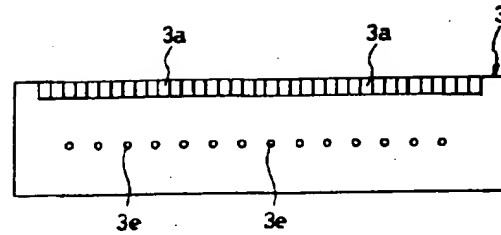
図 3



2: 半導体ウエハ  
2a: チップ領域

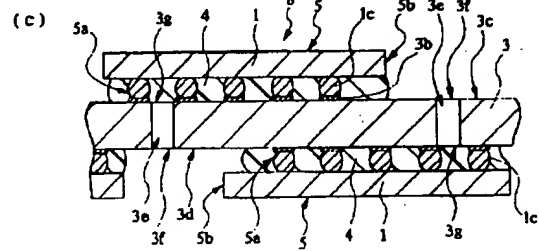
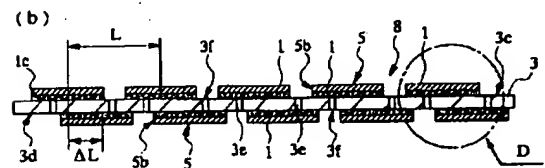
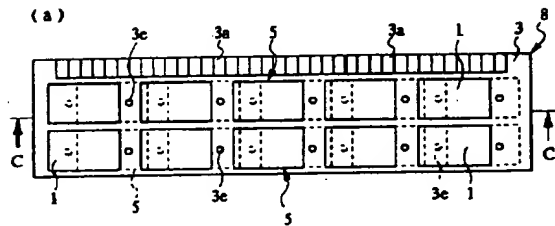
【図4】

図 4



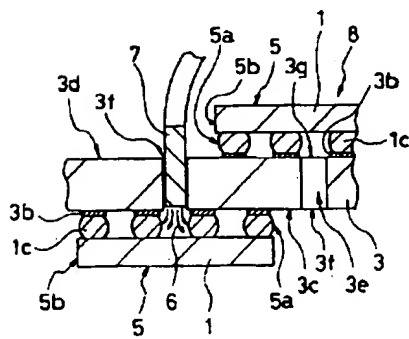
【図7】

図 7



【図6】

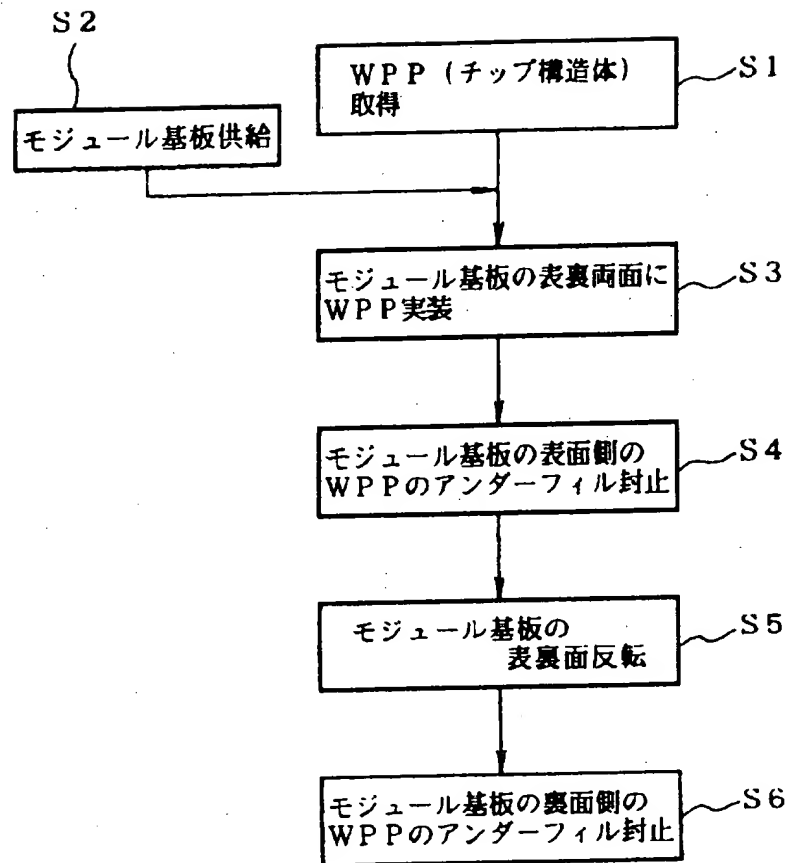
図 6



6: 封止用樹脂  
7: ノズル

【図5】

図 5



DERWENT-ACC-NO: 2000-486575  
DERWENT-WEEK: 200043  
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Chip support structure for memory module, has flip  
chip connection of  
chip structure resin sealed by supplying sealing resin in  
through-holes  
provided in module substrate with front and back surfaces  
mounting chips

PATENT-ASSIGNEE: HITACHI LTD[HITA]

PRIORITY-DATA: 1998JP-0360225 (December 18, 1998)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES	MAIN-IPC	
JP 2000183082	June 30, 2000	N/A
011	H01L 021/56	
A		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP2000183082A	N/A	1998JP-0360225
December 18, 1998		

INT-CL (IPC): H01L021/56; H01L021/60 ; H01L025/04 ;  
H01L025/18

ABSTRACTED-PUB-NO: JP2000183082A

BASIC-ABSTRACT: NOVELTY - Chips (1) with bump electrodes  
(1c) are mounted on  
the front and back surfaces (3c,3d) of a module substrate  
(3). Resin sealing  
of the flip-chip connection (5a) of the chip structure (5)  
is performed by  
supplying sealing resin in the through-holes (3e) provided  
in the substrate.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also  
included for the memory  
module manufacturing method.

USE - For memory module.

ADVANTAGE - Improves mass production property, achieves cost reduction and improves reliability. Shortens the time spent in spreading resin and improves resin-sealing property.

DESCRIPTION OF DRAWING(S) - The figure shows the top and sectional views of the memory module.

Chips 1

Bump electrodes 1C

Module substrate 3

Front and back surface 3c,3d

Through-holes 3e

Chip structure 5

Flip-chip connection 5a

CHOSEN-DRAWING: Dwg.1/7

TITLE-TERMS:

CHIP SUPPORT STRUCTURE MEMORY MODULE FLIP CHIP CONNECT CHIP  
STRUCTURE RESIN  
SEAL SUPPLY SEAL RESIN THROUGH HOLE MODULE SUBSTRATE FRONT  
BACK SURFACE MOUNT  
CHIP

DERWENT-CLASS: U11

EPI-CODES: U11-D01A6; U11-E01C; U11-E02A1;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2000-361978